

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 9 月 10 日 (10.09.2004)

PCT

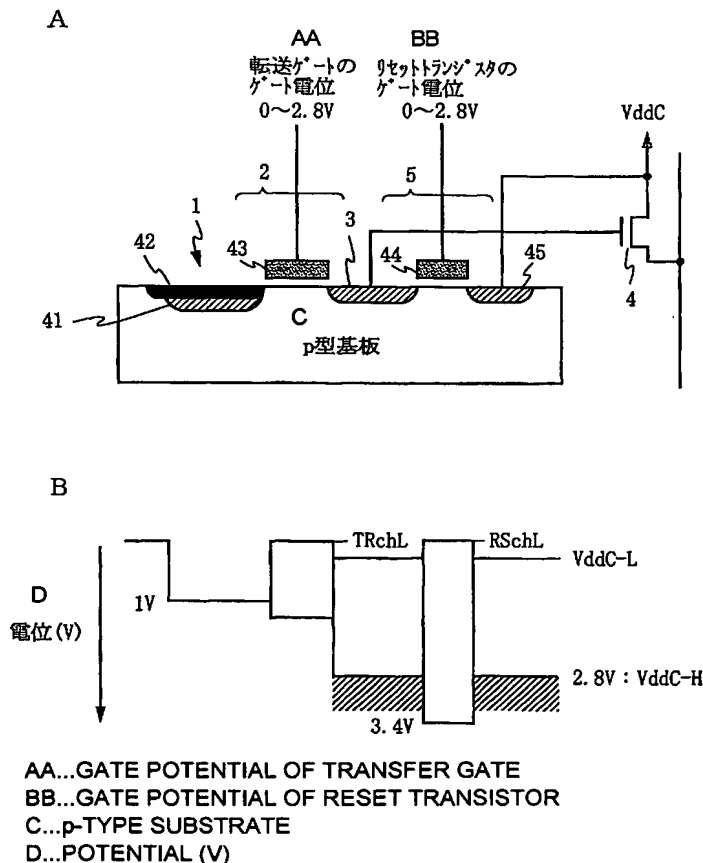
(10) 国際公開番号
WO 2004/077822 A1

- (51) 国際特許分類: H04N 5/335
(21) 国際出願番号: PCT/JP2004/002282
(22) 国際出願日: 2004 年 2 月 26 日 (26.02.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願2003-054589 2003 年 2 月 28 日 (28.02.2003) JP
(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 Osaka (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 稲垣 誠 (INAGAKI, Makoto). 松長 誠之 (MATSUNAGA, Yoshiyuki).
(74) 代理人: 小笠原 史朗 (OGASAWARA, Shiro); 〒5640053 大阪府吹田市江の木町 3 番 1 1 号 第 3 ロンチェビル Osaka (JP).
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,

[続葉有]

(54) Title: SOLID-STATE IMAGING DEVICE DRIVING METHOD

(54) 発明の名称: 固体撮像装置の駆動方法



(57) Abstract: A photosensitive cell includes a photodiode (1), a transfer gate (2), a floating-gate diffusion layer (3), an amplifying transistor (4), and a reset transistor (5). The drain of the amplifying transistor (4) is connected to a power supply line (10), to which a pulse power supply voltage (VddC) is applied. The low-level potential (VddC_L) of the power supply voltage is a predetermined one higher than the zero potential. Specifically, the low-level potential (VddC_L) is made higher than the channel potential of the reset transistor (5) of when the low-level potential is applied, the channel potential of the transfer gate (2) of when the low-level potential is applied, and the channel potential of the photodiode (1), and therefore a reproduction image with less noise can be read.

(57) 要約: 感光セルは、フォトダイオード (1)、転送ゲート (2)、フローティング拡散層 (3)、増幅トランジスタ (4)、およびリセットトランジスタ (5) を含んでいる。各感光セルの増幅トランジスタ (4) のドレインは電源ライン (10) に接続され、電源ライン (10) にはパルス状の電源電圧 (VddC) が印加される。このとき、電源電圧のローレベル電位 (VddC_L) を、ゼロ電位より高い所定の電位とする。具体的には、ローレベル電位 (VddC_L) を、リセットトランジスタ (5) のローレベル印加時のチャネル

電位や、転送ゲート (2) のローレベル印加時のチャネル電位や、フォトダイオード (1) のチャネル電位より高くすれば、雑音の少ない再生画像を読み出すことができる。



NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG,
CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が
可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL,
SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG,
KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

明 細 書

固 体 撮 像 装 置 の 駆 動 方 法

技 術 分 野

本発明は、家庭用ビデオカメラ、デジタルスチルカメラ、携帯電話用カメラなど、各種の機器に用いられるMOS型固体撮像装置の駆動方法に関する。

背 景 技 術

図5および図6を参照して、従来のセンサ、およびその駆動方法を説明する。図5は、従来のセンサの回路図である。図5に示すセンサは、 2×2 のマトリックス状に配列された感光セル（破線で囲んだ部分）を備えている。各感光セルは、フォトダイオード51、転送ゲート52、フローティング拡散層部53、増幅トランジスタ54、リセットトランジスタ55、およびアドレストランジスタ56を含み、画像を構成する1つの画素に対応する。なお、以下では、説明を簡単にするために、感光セルは 2×2 のマトリックス状に配列されていると仮定するが、実際には、感光セルは行および列方向にそれぞれ数十から数千個配列される。

図5に示すセンサの駆動方法は、以下のとおりである。
1行目の感光セルから信号を取り出すためには、まず、1行目の感光セルに含まれるアドレストランジスタ56a、56bが、垂直シフトレジスタ61からON状態に制御さ

れる。次に、リセットトランジスタ 5 5 a、5 5 b が、同様に、垂直シフトレジスタ 6 1 から ON 状態に制御される。これにより、フローティング拡散層部 5 3 a、5 3 b はリセットされる。このとき、増幅トランジスタ 5 4 a と負荷トランジスタ 6 3 p とによってソースホロア回路が構成され、垂直信号線 6 2 p 上にはこのソースホロア回路の出力が現れる。同様に、増幅トランジスタ 5 4 b と負荷トランジスタ 6 3 q とによってソースホロア回路が構成され、垂直信号線 6 2 q 上にもソースホロア回路の出力が現れる。このとき垂直信号線 6 2 p、6 2 q 上に現れる電圧は、フォトダイオード 5 1 a、5 1 b に蓄積された信号電荷とは無関係な雑音電圧である。次に、転送ゲート 5 2 a、5 2 b が、垂直シフトレジスタ 6 1 から ON 状態に制御される。これにより、フォトダイオード 5 1 a、5 1 b に蓄積された信号電荷がフローティング拡散層部 5 3 a、5 3 b に転送され、垂直信号線 6 2 p、6 2 q 上には、フォトダイオード 5 1 a、5 1 b に蓄積されていた信号電荷に対応する信号電圧が現れる。

クランプ容量 6 4 p、6 4 q、クランプトランジスタ 6 5 p、6 5 q、サンプルホールドトランジスタ 6 6 p、6 6 q、およびサンプルホールド容量 6 7 p、6 7 q は、雑音抑圧回路を構成する。この雑音抑圧回路は、フローティング拡散層部 5 3 に信号電荷があるときの画素出力（すなわち、信号出力）と、信号電荷がないときの画素出力（すなわち、雑音出力）との差を求める。図 5 に示すセンサでは、主として、増幅トランジスタ 5 4 の閾値電圧のばらつ

きによる雑音と、リセットトランジスタ 5 5 の熱雑音である $k T C$ 雑音とが発生する。垂直信号線 6 2 p、6 2 q 上に雑音出力が現れているときに、クランプトランジスタ 6 5 p、6 5 q とサンプルホールドトランジスタ 6 6 p、6 6 q とは、制御端子 7 4、7 5 から ON 状態に制御され、サンプルホールド容量 6 7 p、6 7 q にはクランプ電圧供給端子 7 3 から雑音のないクランプ電圧が印加される。所定の時間が経過した後、クランプトランジスタ 6 5 p、6 5 q は、制御端子 7 4 から OFF 状態に制御される。

次に、垂直信号線 6 2 p、6 2 q には、雑音のない信号電圧と雑音電圧の和に等しい電圧が現れる。垂直信号線 6 2 p、6 2 q は雑音電圧から信号電圧と雑音電圧との和に変化し、その変化分は雑音のない信号電圧に相当する。したがって、クランプ容量 6 4 p、6 4 q のサンプルホールド側電圧も、雑音のない信号電圧に相当する分だけ変化する。実際に、サンプルホールド容量 6 7 p、6 7 q にかかる電圧は、雑音のないクランプ電圧から、垂直信号線 6 2 p、6 2 q の信号電圧変化分をクランプ容量とサンプルホールド容量で分圧した電圧分だけ変化する。よって、サンプルホールド容量 6 7 p、6 7 q にかかる電圧は、雑音のないクランプ電圧と分圧された信号電圧とであり、雑音分が除去されている。サンプルホールドトランジスタ 6 6 p、6 6 q が OFF 状態に制御された後、水平シフトレジスタ 6 9 によって、水平トランジスタ 6 8 p、6 8 q が順次選択的に ON 状態に制御される。これにより、フォトダイオード 5 1 a、5 1 b に蓄積されていた信号電荷に対応す

る信号が、出力端子 70 から順次出力される。

次に、2 行目の感光セルから信号を取り出すために、2 行目の感光セルについて、1 行目の場合と同様の操作が行われる。これにより、フォトダイオード 51 c、51 d に蓄積されていた信号電荷に対応する信号が、出力端子 70 から順次出力される。

以上の動作をタイミングチャートで示すと、図 6 のようになる。図 6 において、フォトダイオード 51 の 1 行分に蓄積されていた信号が最終的に出力端子 70 から出力される期間を水平有効期間と呼び、フォトダイオード 51 から信号を垂直信号線 62 に出力し、出力した信号の雑音を抑圧する期間を水平ブランキング期間と呼ぶ。また、水平ブランキング期間と水平有効期間とを合わせて、1 水平期間と呼ぶ。1 水平期間は、実際に 1 行分の信号を読み出すために要する時間である。センサ全体から信号を読み出すために要する時間を 1 フレーム期間と呼ぶ。図 6 に示すように、フォトダイオード 51 に蓄積される信号電荷の量は、転送ゲート 52 に印加される転送パルスの時間間隔で定まる。また、転送パルスの時間間隔は、1 フレーム期間で一定である。このため、フォトダイオード 51 の感度は、一定になる。

図 5 に示すセンサでは、4 個のトランジスタ（転送ゲート 52、増幅トランジスタ 54、リセットトランジスタ 55、およびアドレストランジスタ 56）によって、各感光セルが構成されている。これに対して、最近、センサの小型化のために、3 個のトランジスタで各感光セルを構成し

たセンサが考案されている。この新しく考案されたセンサは、図 5 に示すセンサからアドレストランジスタ 5 6 を除去した上で、感光セルの電源を共通化した構成を有している。このセンサから信号を読み出すためには、各感光セルにパルス状の電源電圧を供給する必要がある。

なお、図 5 に示すセンサの駆動方法は、例えば、日本国特開平 9 - 2 4 7 5 3 7 号公報に記載されている。また、日本国特開平 2 0 0 1 - 4 5 3 7 5 号公報には、フォトダイオードの 1 行分の信号を 1 水平期間内で平均的に出力するための駆動方法が記載されている。

しかしながら、各感光セルを 3 個のトランジスタで構成したセンサには、電源をパルス駆動することに伴い、以下のような問題が発生する。第 1 に、電源がすべての感光セルに接続され、選択された感光セルだけでなくセンサ全体が駆動されるので、センサ全体の動作に影響が生じる。第 2 に、ハイレベル時の電源電圧はセンサの動作に影響を与えないが、ローレベル時の電源電圧が選択されていない感光セルの動作に影響を与える。第 3 に、電源をパルス駆動すること自体が、センサ全体に様々な影響を与える。

特に、上記第 2 の問題点について言えば、電源のローレベル電位が低くなりすぎると、このローレベル電位が、選択されていない感光セルのリセットトランジスタのローレベル電位以下になり、増幅トランジスタのゲート領域にまで達する場合がある。このとき、多数の増幅トランジスタが、一斉に動作してセンサ全体を駆動する。このため、水平ブランキング期間に大きな雑音が重畳され、信号処理が

難しくなる。

また、電源のローレベル電位が選択されていない感光セルの転送ゲートのローレベル電位以下になると、電荷がフォトダイオードに注入され、各感光セルに注入される電荷の量にばらつきが生じる。このため、フォトダイオードから読み出す信号電荷にばらつきが生じ、再生画像に大きな雑音が現れる。

それ故に、本発明は、各感光セルを3個のトランジスタで構成したセンサから、雑音の少ない再生画像を読み出すための固体撮像装置の駆動方法を提供することを目的とする。

発明の開示

本発明は、上記のような目的を達成するために、以下に述べるような特徴を有している。

本発明に係る固体撮像装置の駆動方法は、半導体基板上に、入射光を光電変換し得られた信号電荷を蓄積するフォトダイオードと、フォトダイオードに蓄積された信号電荷を転送する転送トランジスタと、転送された信号電荷を一時的に蓄積するフローティング拡散層部と、フローティング拡散層部に蓄積された信号電荷を増幅する増幅トランジスタと、フローティング拡散層部に蓄積された信号電荷をリセットするリセットトランジスタとを含む感光セルを行および列方向の2次元状に配列した感光領域と、増幅トランジスタのドレインに共通して接続される電源ラインと、同じ行に配列された転送トランジスタと同じ行に配列され

たりセットトランジスタとをそれぞれ駆動する垂直ドライバ回路と、同じ列に配列された増幅トランジスタに共通して接続される複数の垂直信号線と、それぞれが各垂直信号線に接続される複数の負荷トランジスタと、垂直信号線に出力される信号の雑音を抑圧する雑音抑圧回路と、行方向に並べて配列され、雑音抑圧回路の出力が入力される複数の水平トランジスタと、水平トランジスタを順次選択的に動作させることにより、雑音抑圧回路の出力を順次出力させる水平ドライバ回路とを備えた固体撮像装置の駆動方法であって、各水平期間ごとに、電源ラインをパルス駆動するステップと、垂直ドライバ回路によって、各水平期間ごとに、順次異なる行を選択し、選択した行に配列された感光セルについて、電源ラインが駆動されている間に、リセットトランジスタと転送トランジスタとを相次いで動作させた後、電源ラインが駆動されていない間に、リセットトランジスタを動作させるステップと、水平ドライバ回路によって、各水平期間ごとに、雑音抑圧回路の出力を順次出力させるステップとを備え、電源ラインのローレベル電位が、ゼロ電位より高い所定の電位であることを特徴とする。

この固体撮像装置の駆動方法によれば、電源ラインのローレベル電位をゼロ電位より高くすることにより、センサ全体が駆動されないようにしたり、各画素における電位を安定させたりすることができる。したがって、雑音の少ない再生画像を読み出すことができる。

上記固体撮像装置の駆動方法において、上記所定の電位

は、リセットトランジスタのローレベル印加時のチャネル電位より高くてもよい。これにより、増幅トランジスタは、ゲート領域付近で動作することがなくなるので、多数の増幅トランジスタが一斉に動作してセンサ全体を駆動することがなくなる。したがって、水平ブランキング期間に大きな雑音が重畳され、信号処理が難しくなるという問題を解決することができる。

あるいは、上記所定の電位は、転送トランジスタのローレベル印加時のチャネル電位より高くてもよい。これにより、フォトダイオードに注入される電荷のために、感光セルでは注入される電荷の量にばらつきが生じることがなくなる。したがって、再生画像に大きな雑音が現れることがなく、雑音の少ない再生画像を読み出すことができる。

あるいは、上記所定の電位は、フォトダイオードのチャネル電位より高くてもよい。これにより、センサ全体が駆動されないようにしたり、各画素における電位を安定させたりすることができる。したがって、雑音の少ない再生画像を読み出すことができる。

また、上記固体撮像装置の駆動方法において、感光領域は、p型基板上に形成されていてもよい。これにより、p型基板上に形成された感光領域を備えた固体撮像装置から、雑音の少ない再生画像を読み出すことができる。

あるいは、感光領域は、n型基板上のp型ウェル内に形成されていてもよい。これにより、n型基板上のp型ウェル内に形成された感光領域を備えた固体撮像装置から、雑音の少ない再生画像を読み出すことができる。

図面の簡単な説明

図 1 は、本発明の実施形態に係るセンサの回路図である。

図 2 A および図 2 B は、本発明の実施形態に係るセンサの雑音抑圧回路の詳細を示す図である。

図 3 は、本発明の実施形態に係るセンサの駆動方法を示すタイミングチャートである。

図 4 A および図 4 B は、本発明の実施形態に係るセンサの感光セルの断面図および電位図である。

図 5 は、従来のセンサの回路図である。

図 6 は、従来のセンサの駆動方法を示すタイミングチャートである。

発明を実施するための最良の形態

図 1 は、本発明の実施形態に係るセンサの回路図である。図 1 に示すセンサは、 $m \times n$ のマトリックス状に配列された感光セル（破線で囲んだ部分）、電源ライン 10、垂直シフトレジスタ 11、 n 本の垂直信号線 12-1 ~ n 、 n 個の負荷トランジスタ 13-1 ~ n 、雑音抑圧回路 14、 n 個の水平トランジスタ、および水平シフトレジスタ 16 を備えている。各感光セルは、フォトダイオード 1、転送ゲート 2、フローティング拡散層部 3、増幅トランジスタ 4、およびリセットトランジスタ 5 を含んでいる。この感光セルは、3 個のトランジスタ（転送ゲート 2、増幅トランジスタ 4、およびリセットトランジスタ 5）を含み、

アドレストランジスタを含まないことを特徴とする。実際のセンサにおける m および n の値は、数十から数千程度である。

$m \times n$ 個の感光セルは、半導体基板上に形成される。より詳細には、感光セルは、 p 型基板上、または、 n 型基板上の p ウェル (P-well) 内に形成される。各感光セルにおいて、フォトダイオード 1 は、入射光を光電変換し、得られた信号電荷を蓄積する。転送ゲート 2 は、フォトダイオード 1 とフローティング拡散層部 3 との間に設けられ、フォトダイオード 1 に蓄積された信号電荷をフローティング拡散層部 3 に転送する。フローティング拡散層部 3 は、フォトダイオード 1 から転送された信号電荷を一時的に蓄積する。増幅トランジスタ 4 は、フローティング拡散層部 3 に蓄積された信号電荷を増幅する。リセットトランジスタ 5 は、フローティング拡散層部 3 に蓄積された信号電荷をリセットする。

感光セルが配列された感光領域には、電源ライン 10 および垂直信号線 12-1 ~ n に加えて、2 組の m 本の信号線 17-1 ~ m 、18-1 ~ m が配線される。電源ライン 10 は、増幅トランジスタ 4 のドレインに共通して接続される。本実施形態では、電源ライン 10 は、すべての感光セルに含まれる増幅トランジスタ 4 およびリセットトランジスタ 5 のドレインに共通して接続され、電源ライン 10 の他端にある電源供給端子 20 から、すべての感光セルに対して、パルス状の電源電圧 V_{ddC} が印加されるものとする。なお、図 1 では、すべての感光セルが 1 本の電源ラ

イン 10 に接続されているが、感光セルに共通した電源を供給するために、電源ラインを 2 本以上使用してもよい。

垂直信号線 12-1 ~ n は、感光セルの各列に対して設けられる。垂直信号線 12-1 ~ n は、それぞれ、同じ列に配列された感光セルに含まれる増幅トランジスタ 4 および負荷トランジスタ 13-1 ~ n と、雑音抑圧回路 14 とを接続する。信号線 17-1 ~ m、18-1 ~ m は、垂直シフトレジスタ 11 の出力信号線であり、感光セルの各行に対して設けられる。信号線 17-1 ~ m は、それぞれ、同じ行に配列された感光セルに含まれる転送ゲート 2 のゲートを接続する。信号線 18-1 ~ m は、それぞれ、同じ行に配列された感光セルに含まれるリセットトランジスタ 5 のゲートを接続する。

垂直シフトレジスタ 11 は、以下に示すように、垂直ドライバ回路として動作する。垂直シフトレジスタ 11 は、電源ライン V_{dd}C がハイレベルであるときに、同じ行に配列された感光セルに含まれる転送ゲート 2 を同時に駆動する。また、垂直シフトレジスタ 11 は、電源ライン V_{dd}C がハイレベルであるときに、転送ゲート 2 の駆動タイミングとは異なるタイミングで、同じ行に配列された感光セルに含まれるリセットトランジスタ 5 を同時に駆動する。負荷トランジスタ 13-1 ~ n は、それぞれ、垂直信号線 12-1 ~ n に接続され、行方向に並べて配列される。雑音抑圧回路 14 は、垂直信号線 12-1 ~ n に接続され、増幅トランジスタ 4 から出力された信号を取り込み、取り込んだ信号の雑音成分を除去する。水平トランジスタ 1

5-1 ~ n は、行方向に並べて配列される。各水平トランジスタ 15-1 ~ n には、雑音抑圧回路 14 から出力された n 本の信号がそれぞれ入力される。水平シフトレジスタ 16 は、水平ドライバ回路として動作する。すなわち、水平シフトレジスタ 16 は、水平トランジスタ 15-1 ~ n を順次選択的に動作させる。これにより、雑音抑圧回路 14 から出力された n 本の信号は、出力端子 21 から順次出力される。

図 2 A および図 2 B は、雑音抑圧回路 14 の詳細を説明するための図である。雑音抑圧回路 14 は、図 2 A に示すように、n 個のサンプルホールドトランジスタ 31-1 ~ n、n 個のクランプ容量 32-1 ~ n、n 個のクランプトランジスタ 33-1 ~ n、および n 個のサンプルホールド容量 34-1 ~ n を含んでいる。雑音抑圧回路 14 は、図 5 に示した雑音抑圧回路とサンプルホールドトランジスタ 31-1 ~ n の位置が異なるが、図 5 に示した雑音抑圧回路とほぼ同様に動作する。サンプルホールドトランジスタ 31-1 ~ n のゲートには、制御端子 22 から入力されるサンプルホールド制御信号が印加される。同様に、クランプトランジスタ 33-1 ~ n のゲートには、制御端子 23 から入力されるクランプ制御信号が印加される。これら 2 本の制御信号は、図 2 B に示すように変化する。2 本の制御信号がともにハイレベルである期間が雑音出力期間となり、サンプルホールド制御信号がハイレベルで、クランプ制御信号がローレベルである期間が信号出力期間となる。

以下、図 3 に示すタイミングチャートを適宜参照しながら

ら、図 1 に示すセンサの駆動方法を説明する。このセンサを駆動するためには、各水平期間ごとに、電源ライン 10 をパルス駆動するステップと、垂直シフトレジスタ 11 によって、 $m \times n$ 個のフォトダイオード 1 から 1 行分の信号を読み出すステップと、水平シフトレジスタ 16 によって、読み出した 1 行分の信号を順次出力するステップとが実行される。

図 3 に示すように、初期状態では、電源電圧 V_{ddC} はローレベルである。すなわち、初期状態では、電源ライン 10 は駆動されていない。1 行目の感光セルから信号を取り出すためには、まず、電源電圧 V_{ddC} がハイレベルに制御される。これにより、すべての感光セルにおいて、転送ゲート 2 およびリセットトランジスタ 5 のドレインがハイレベルになる。次に、電源ライン 10 が駆動されている間に、垂直シフトレジスタ 11 が、信号線 18-1 を所定の時間だけハイレベルにする。これにより、リセットトランジスタ 5 a、5 b を始め、1 行目の感光セルに含まれるリセットトランジスタ 5 のゲート電位はハイレベルとなり、これらリセットトランジスタ 5 は ON 状態となる。このとき、増幅トランジスタ 4 a、4 b を始め、1 行目の感光セルに含まれる増幅トランジスタ 4 も動作状態となる。同時に、フローティング拡散層部 3 a、3 b を始め、1 行目の感光セルに含まれるフローティング拡散層部 3 に蓄積された信号電荷をリセットしたときの雑音出力が、垂直信号線 12-1 ~ n に現れる。

次に、電源ライン 10 が駆動されている間に、垂直シフ

トレジスタ 11 が、信号線 17-1 を所定の時間だけハイレベルにする。これにより、転送ゲート 2a、2b を始め、1 行目の感光セルに含まれる転送ゲート 2 のゲート電位はハイレベルとなり、これら転送ゲート 2 は ON 状態となる。このとき、フォトダイオード 1a、1b を始め、1 行目の感光セルに含まれるフォトダイオード 1 に蓄積されていた信号電荷は、各感光セルに含まれるフローティング拡散層部 3 に読み出され、読み出された信号電荷に対応した信号出力が、垂直信号線 12-1 ~ n に現れる。

このようにして、垂直信号線 12-1 ~ n には、雑音電圧が現れた後、信号電圧と雑音電圧との和が現れる。雑音抑圧回路 14 は、従来の雑音抑圧回路と同様に動作し、垂直信号線 12-1 ~ n に出力された信号の雑音を抑圧する。雑音抑圧回路 14 から出力された n 本の信号は、それぞれ、水平トランジスタ 15-1 ~ n に入力される。

雑音抑圧回路 14 が動作した後、電源電圧 V_{dd} は、ローレベルに変化する。次に、電源ライン 10 が駆動されていない間に、垂直シフトレジスタ 11 が、信号線 18-1 を所定の時間だけハイレベルにする。これにより、フローティング拡散層部 3a、3b を始め、1 行目の感光セルに含まれるフローティング拡散層部 3 に蓄積された信号電荷は、リセットされる。また、増幅トランジスタ 4a、4b を始め、1 行目の感光セルに含まれる増幅トランジスタ 4 は、次に選択されるまで非動作状態となる。

水平シフトレジスタ 16 は、水平トランジスタ 15-1 ~ n のゲートに接続される n 本の出力信号を出力する。水

平シフトレジスタ 16 は、 n 本の出力信号を選択的にハイレベルにすることにより、水平トランジスタ 15-1 ~ n を順次選択的に ON 状態に制御する。これにより、フォトダイオード 1a、1b を始め、1 行目のフォトダイオード 1 に蓄積されていた信号電荷に対応する信号が、出力端子 21 から順次出力される。

次に、2 行目の感光セルから信号を取り出すために、2 行目の感光セルについて、1 行目の場合と同様の操作が行われる。これにより、フォトダイオード 1c、1d を始め、2 行目の感光セルに蓄積されていた信号電荷に対応する信号が、出力端子 21 から順次出力される。以下、3 行目から m 行目の感光セルについても、同様の操作が行われる。なお、図 3 に示す水平ブランキング期間、水平有効期間、1 水平期間、および 1 フレーム期間の定義、並びにフォトダイオード 1 の感度が一定になる点は、従来のセンサと同じである。

上記のようなセンサの駆動方法のうち、本実施形態では、電源電圧 V_{ddC} のローレベル電位がゼロ電位より高い所定の電位であることを特徴とする駆動方法を考える。具体的には、電源電圧 V_{ddC} のローレベル電位を、リセットトランジスタ 5 のローレベル印加時のチャネル電位より高くした駆動方法や、電源電圧 V_{ddC} のローレベル電位を、転送ゲート 2 のローレベル印加時のチャネル電位より高くした駆動方法を考える。このような特徴を有する駆動方法によれば、従来の駆動方法よりも雑音の少ない再生画像が得られる。以下、図 4A および図 4B を参照して、そ

の理由を説明する。

図 4 A および図 4 B は、それぞれ、図 1 に示すセンサに含まれる感光セルの断面図および電位図である。図 4 A において、感光セルは、p 型基板上に形成されている。p 型基板と、その上に形成された n 型フォトダイオード層 4 1 と、p 型基板の表面に形成された p 型表面層 4 2 とは、フォトダイオード 1 を構成する。また、p 型基板上には、フォトダイオード 1 に加えて、フローティング拡散層部 3 と n 型表面層 4 5 とが形成される。その上で、電極 4 3 を設けることにより転送ゲート 2 が形成され、電極 4 4 を設けることによりリセットトランジスタ 5 が形成される。

上述したように、電源電圧 V_{ddC} は、パルス状に変化する。ここでは、電源電圧 V_{ddC} のハイレベル電位およびローレベル電位を、それぞれ、 V_{ddC_H} および V_{ddC_L} と記す（図 4 B を参照）。 V_{ddC_H} の実際の値は、例えば、2.8 V である。リセットトランジスタ 5 のゲートには、0 V から 2.8 V の範囲で変化する電圧が印加されるが、リセットトランジスタ 5 のゲートにローレベル電位（0 V）を印加したときのチャネル電位を TR_{chL} と記す。転送ゲート 2 のゲートにも 0 V から 2.8 V の範囲で変化する電圧が印加されるが、転送ゲート 2 のゲートにローレベル電位（0 V）を印加したときのチャネル電位を TR_{chL} と記す。これらの記法を用いれば、本実施形態では、

$$R_{S_{chL}} < V_{ddC_L} \quad \dots (1)$$

および／または

$$TRchL < VddC_L \quad \dots (2)$$

なる関係が成り立つように、電源電圧のローレベル電位 $VddC_L$ が制御される。

上式 (1) の関係が成り立つローレベル電位 $VddC_L$ を使用すれば、増幅トランジスタ 4 は、ゲート領域付近で動作することがなくなる。このため、多数の増幅トランジスタ 4 が一斉に動作して、センサ全体を駆動するという現象が生じない。したがって、水平ブランキング期間に大きな雑音が重畳され、信号処理が難しくなるという問題を解決することができる。

また、上式 (2) の関係が成り立つローレベル電位 $VddC_L$ を使用すれば、フォトダイオード 1 に注入される電荷のために、感光セルでは注入される電荷の量にばらつきが生じるという現象が生じない。このため、再生画像に大きな雑音が現れることがなく、美しい再生画像を読み出すことができる。

以上に示すように、上式 (1) および／または (2) の関係が成り立つ電源電圧のローレベル電位 $VddC_L$ を用いることにより、センサ全体が駆動されることなく、各画素における電位が安定するので、雑音の少ない美しい再生画像を読み出すことができる。

なお、実際には、上式 (1) および (2) に代えて、あるいは、上式 (1) および／または (2) に加えて、電源電圧のローレベル電位 $VddC_L$ として、フォトダイオードのチャネル電位より高い電位を使用してもよい。このような電位を使用した場合も、同様に、図 1 に示すセンサ

から、雑音の少ない再生画像を読み出すことができる。

また、本実施形態に係る駆動方法の適用対象となるセンサは、図 4 A に示したように、p 型基板上に形成されたものであってもよく、n 型基板内の p ウェル上に形成されたものであってもよい。本実施形態に係る駆動方法は、いずれの方法で作成されたセンサにも適用できる。

産業上の利用可能性

以上のように、本発明に係る固体撮像装置の駆動方法は、雑音の少ない再生画像を読み出すことができるという特徴を有するので、各種の固体撮像装置から再生画像を読み出すための駆動方法として利用することができる。

請求の範囲

1. 半導体基板上に、入射光を光電変換し得られた信号電荷を蓄積するフォトダイオードと、前記フォトダイオードに蓄積された信号電荷を転送する転送トランジスタと、転送された前記信号電荷を一時的に蓄積するフローティング拡散層部と、前記フローティング拡散層部に蓄積された信号電荷を増幅する増幅トランジスタと、前記フローティング拡散層部に蓄積された信号電荷をリセットするリセットトランジスタとを含む感光セルを行および列方向の2次元状に配列した感光領域と、

前記増幅トランジスタのドレインに共通して接続される電源ラインと、

同じ行に配列された前記転送トランジスタと同じ行に配列された前記リセットトランジスタとをそれぞれ駆動する垂直ドライバ回路と、

同じ列に配列された前記増幅トランジスタに共通して接続される複数の垂直信号線と、

それぞれが各前記垂直信号線に接続される複数の負荷トランジスタと、

前記垂直信号線に出力される信号の雑音を抑圧する雑音抑圧回路と、

行方向に並べて配列され、前記雑音抑圧回路の出力が入力される複数の水平トランジスタと、

前記水平トランジスタを順次選択的に動作させることにより、前記雑音抑圧回路の出力を順次出力させる水平ドラ

イバ回路とを備えた固体撮像装置の駆動方法であって、

各水平期間ごとに、前記電源ラインをパルス駆動するステップと、

前記垂直ドライバ回路によって、各水平期間ごとに、順次異なる行を選択し、選択した行に配列された感光セルについて、前記電源ラインが駆動されている間に、前記リセットトランジスタと前記転送トランジスタとを相次いで動作させた後、前記電源ラインが駆動されていない間に、前記リセットトランジスタを動作させるステップと、

前記水平ドライバ回路によって、各水平期間ごとに、前記雑音抑圧回路の出力を順次出力させるステップとを備え、

前記電源ラインのローレベル電位が、ゼロ電位より高い所定の電位であることを特徴とする、固体撮像装置の駆動方法。

2. 前記所定の電位が、前記リセットトランジスタのローレベル印加時のチャネル電位より高いことを特徴とする、請求項1に記載の固体撮像装置の駆動方法。

3. 前記所定の電位が、前記転送トランジスタのローレベル印加時のチャネル電位より高いことを特徴とする、請求項1に記載の固体撮像装置の駆動方法。

4. 前記所定の電位が、前記フォトダイオードのチャネル電位より高いことを特徴とする、請求項1に記載の固体撮像装置の駆動方法。

5. 前記感光領域が、p型基板上に形成されていることを特徴とする、請求項1に記載の固体撮像装置の駆動方法。

6. 前記感光領域が、n型基板上のp型ウェル内に形成されていることを特徴とする、請求項1に記載の固体撮像装置の駆動方法。

図 1

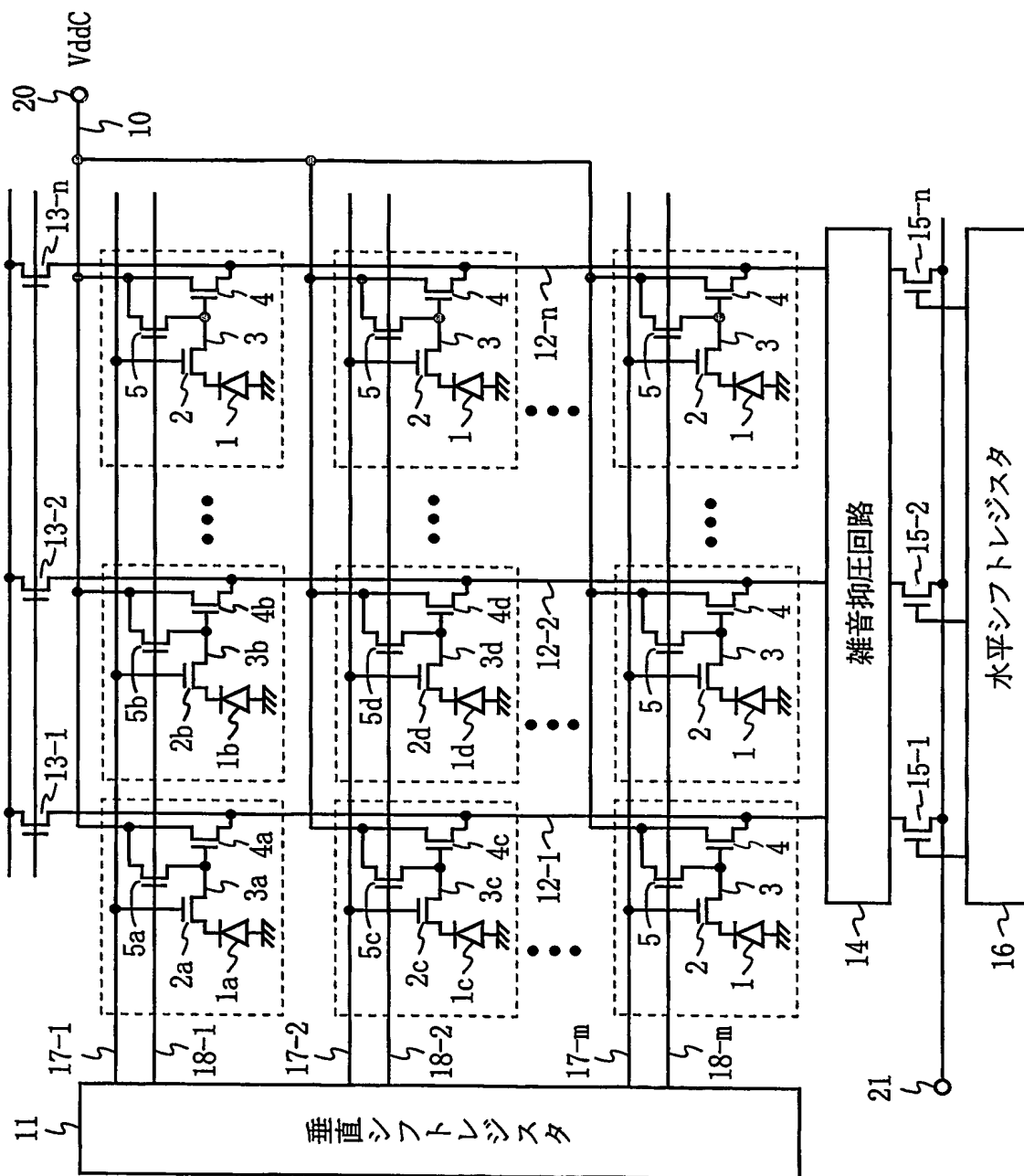


図 2 A

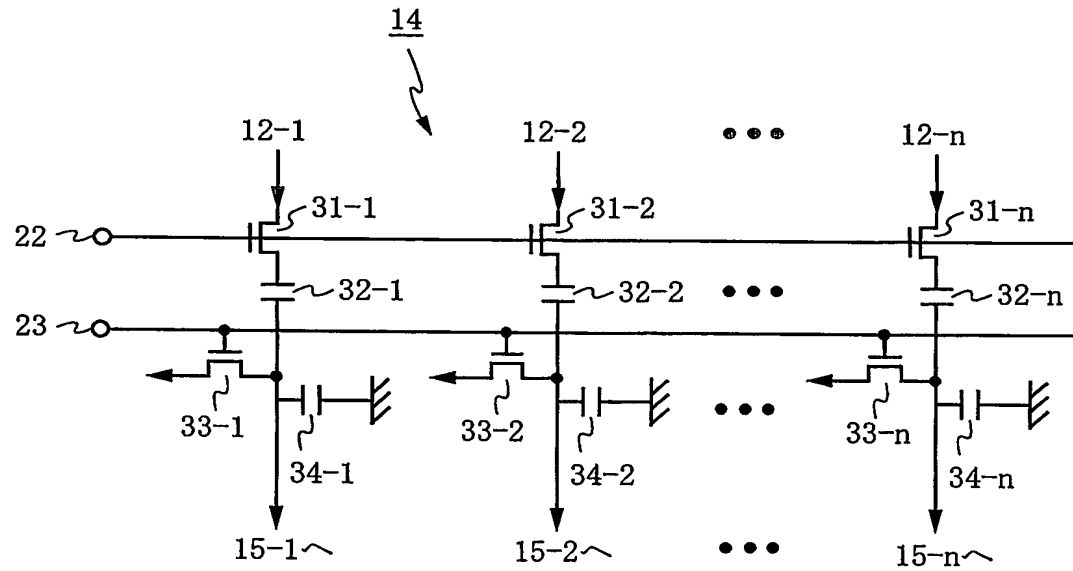


図 2 B

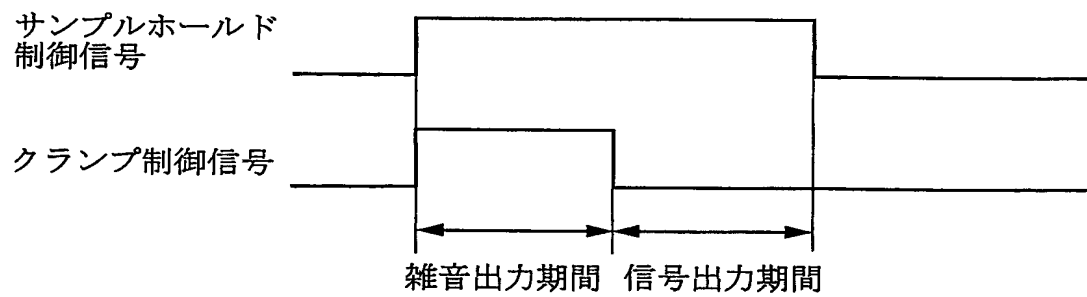


図 3

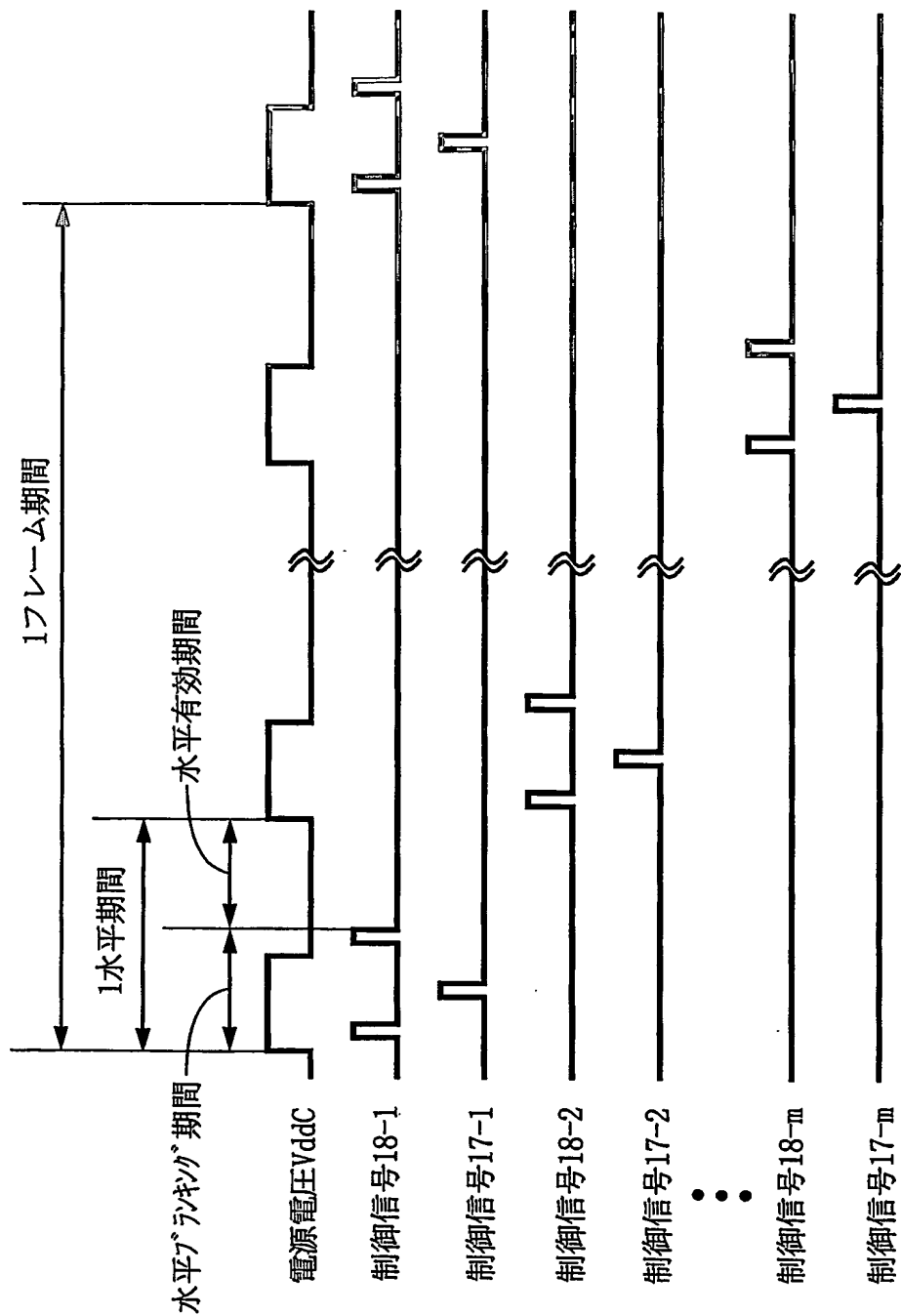


図 4 A

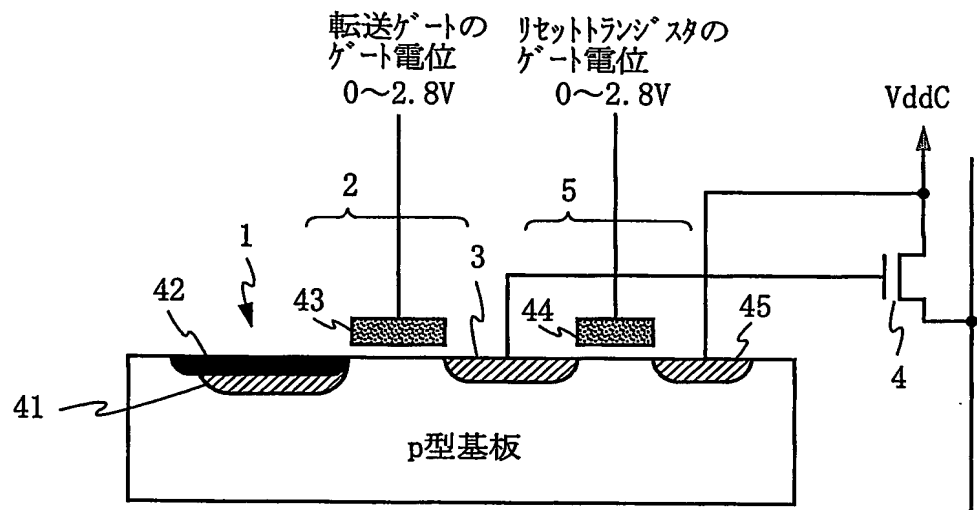


図 4 B

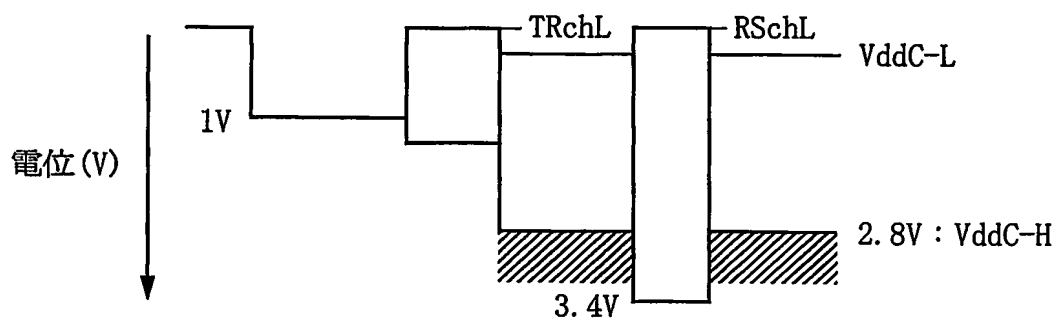


図 5

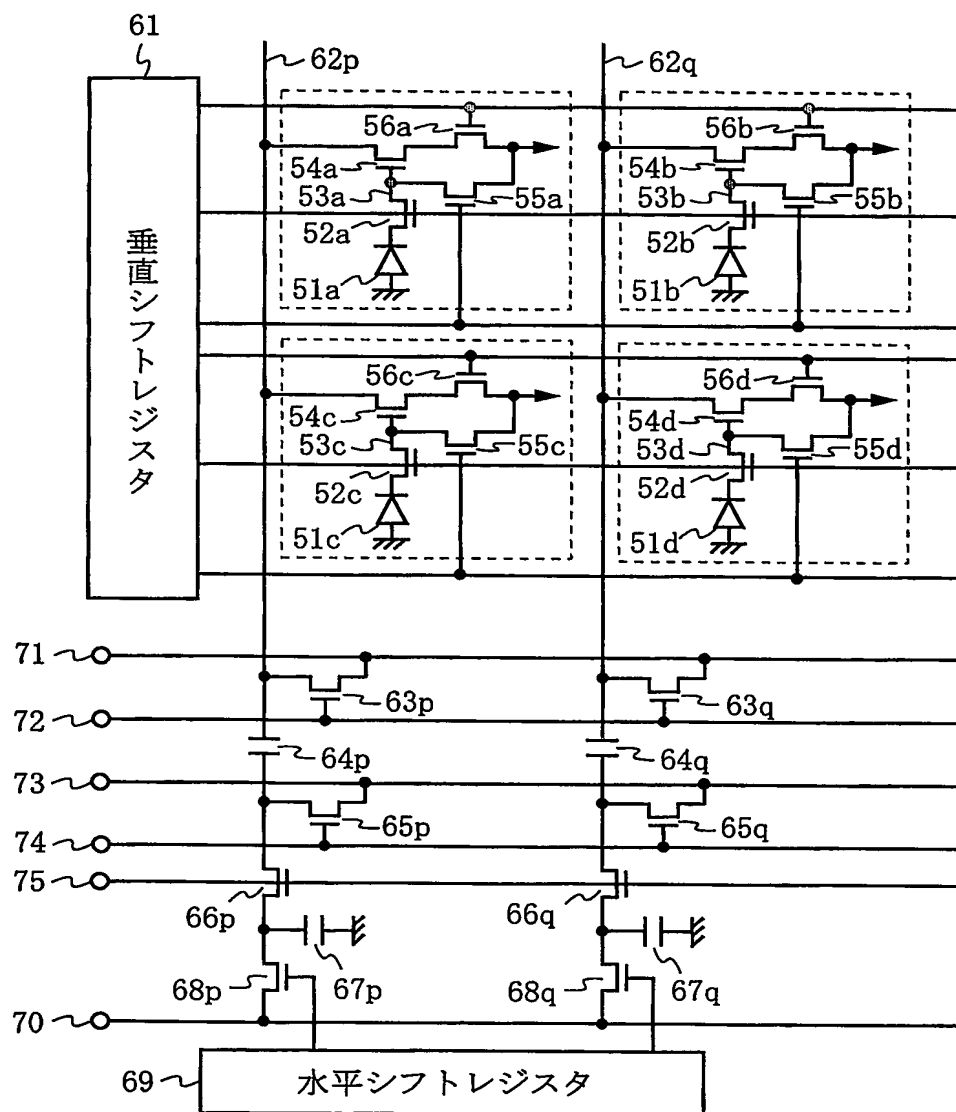
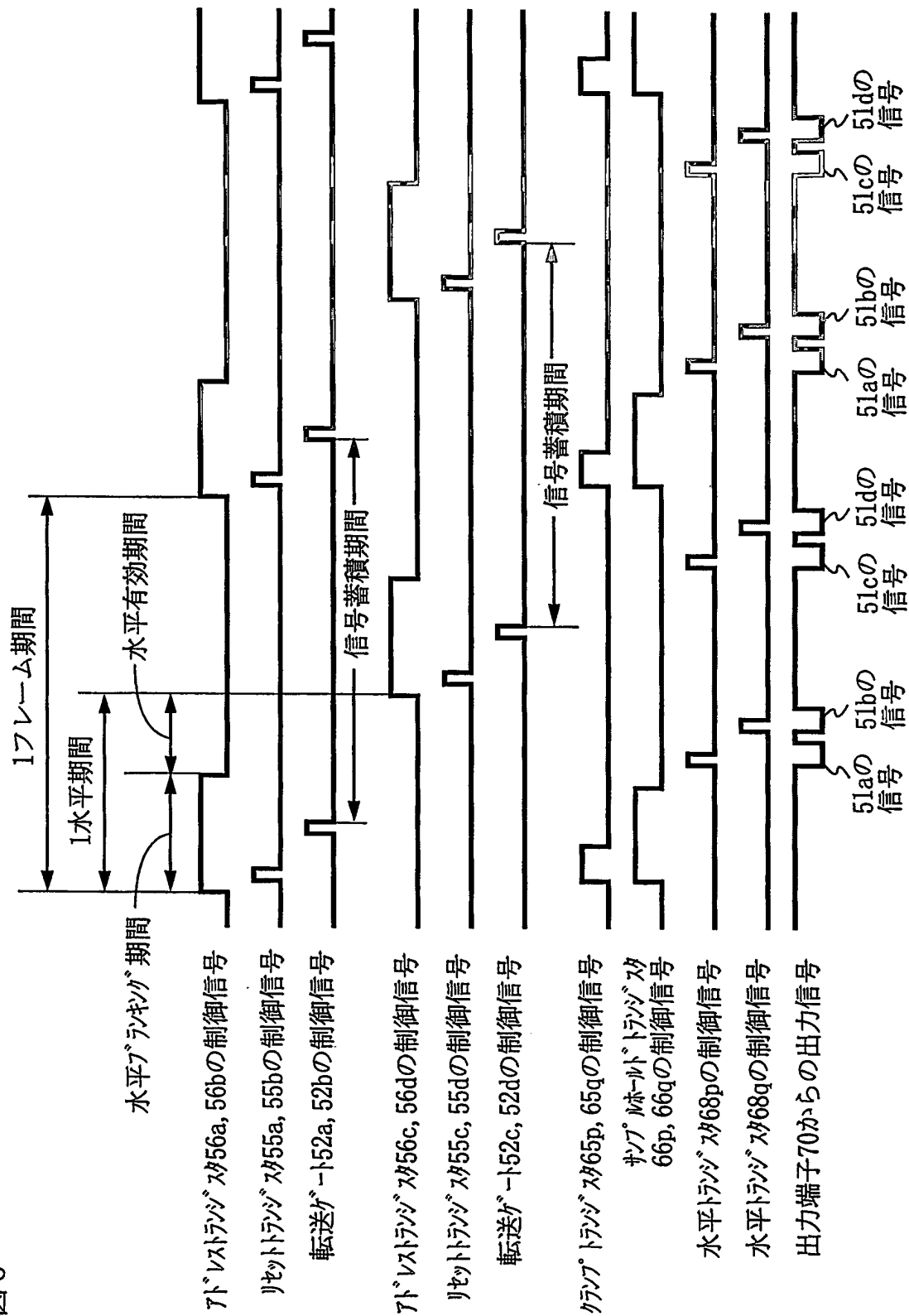


図 6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/002282

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H04N5/335.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H04N5/335, H01L27/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	JP 2003-230055 A (Sony Corp.), 15 August, 2003 (15.08.03), Column 8, line 12 to column 9, line 50; Figs. 5 to 11 (Family: none)	1-6
A	JP 2002-511215 A (Sarnoff Corp.), 09 April, 2002 (09.04.02), Column 14, line 13 to column 21, line 9; Figs. 1, 2 & WO 98/56170 A1 & EP 986900 A & US 5969758 A1	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
25 May, 2004 (25.05.04)

Date of mailing of the international search report
15 June, 2004 (15.06.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/002282

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-112018 A (Canon Inc.), 23 April, 1999 (23.04.99), Column 4, line 38 to column 6, line 14; Fig. 1 & EP 908957 A2 & US 2003/137594 A1	1-6
A	JP 10-93066 A (Toshiba Corp.), 10 April, 1998 (10.04.98), Full text; Figs. 1 to 16 (Family: none)	1-6

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int. Cl ⁷ H04N 5/335			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int. Cl ⁷ H04N 5/335 H01L 27/14			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2004年 日本国登録実用新案公報 1994-2004年 日本国実用新案登録公報 1996-2004年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
PX	JP 2003-230055 A (ソニー株式会社) 2003. 08. 15, 第8欄第12行-第9欄第50行, 第5-11図 (ファミリーなし)	1-6	
A	JP 2002-511215 A (サーノフ コーポレイション) 2002. 04. 09, 第14欄第13行-第21欄第9行, 第1, 2図 & WO 98/56170 A1 & EP 986900 A & US 5969758 A1	1-6	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献	
国際調査を完了した日 25. 05. 2004		国際調査報告の発送日 15. 6. 2004	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 徳田 賢二	5 P 9654
		電話番号 03-3581-1101 内線 3502	

C (続き). 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-112018 A (キヤノン株式会社) 1999. 04. 23, 第4欄第38行-第6欄第14行, 第1図 & EP 908957 A2 & US 2003/1375 94 A1	1-6
A	JP 10-93066 A (株式会社東芝) 1998. 04. 10, 全文, 第1-16図 (ファミリーなし)	1-6